

开关电源高频磁性元件关键技术

陈为 博士

chw@fzu.edu.cn

福州大学电气工程与自动化学院教授、博士生导师
中国电源学会常务理事、磁技术专委会主任委员
IEC/TC 51 WG9 (感性元件) 中国对口专家组召集人
全国磁性元件与铁氧体材料标准化技术委员会 (磁标委) 委员

2021中国新能源车充电与驱动技术大会

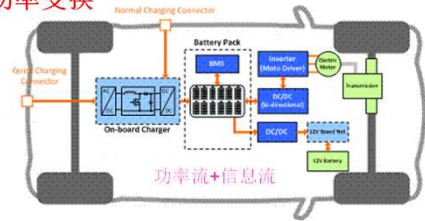
2021年7月9-11日 | 上海



1. 电动汽车中的电力电子与磁性元件
- 磁芯 2. 磁性元件的磁芯材料考虑
3. 磁芯损耗性能的测量技术
- 绕组 4. 磁性元件的绕组设计考虑
5. 磁性元件损耗性能的测量技术
6. 磁性元件的高频模型及其对电磁干扰的影响
- 分布参数 7. 变压器的原、副边等效电容与共模噪声
8. 考虑变压器共模噪声性能的设计方法
9. 磁性元件电磁干扰性能的测量技术
- 滤波器 10. 滤波器基本设计与考虑问题
11. 磁性元件的近场干扰问题
12. 电磁干扰的全电路仿真技术

电动汽车充电与驱动中的功率变换

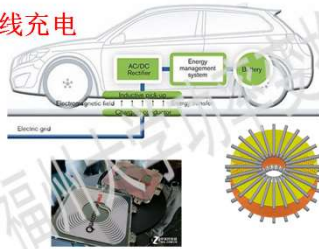
功率变换



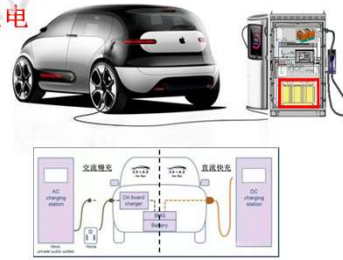
双向DC/DC变换器



无线充电

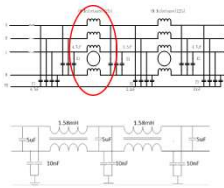


有线充电

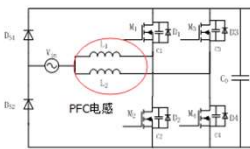


磁性元件在新能源汽车中有重要作用和广泛应用

电动车功率变换主流电路及磁性元件

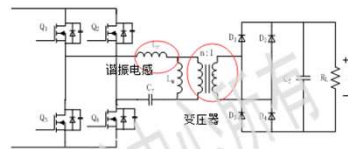


滤波器



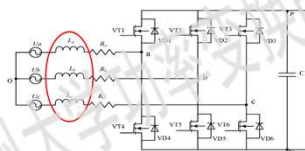
交错并联图腾柱无桥PFC

电感器工作于CCM模式
(大电流, 小纹波)



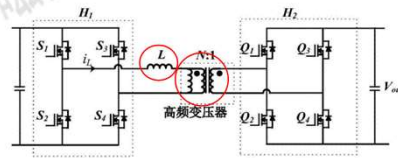
全桥LLC谐振变换器

变压器需要激磁电感 L_m (有气隙)
变压器的漏感可作为谐振电感 L_r (较大)



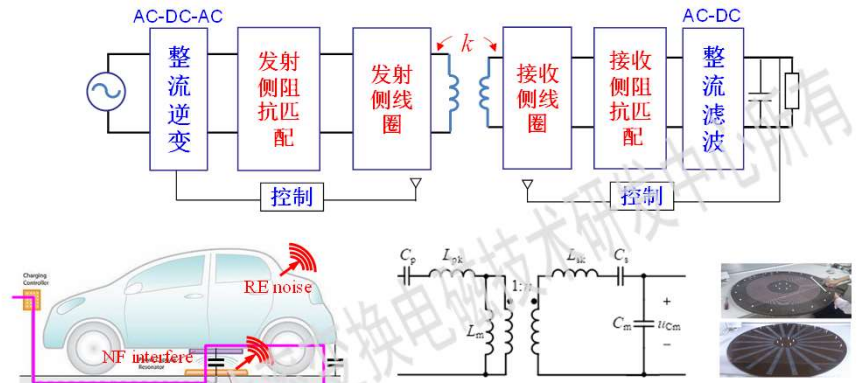
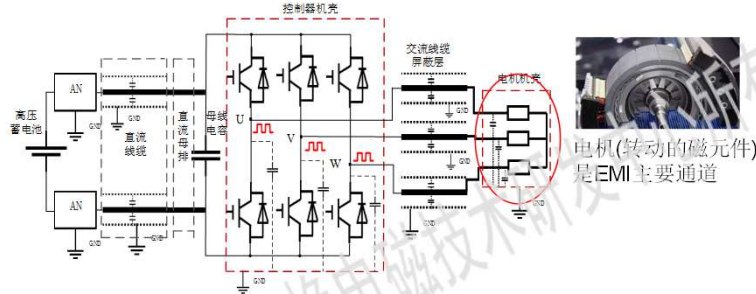
三相六开关PFC电路

电感器工作于CCM模式
(大电流, 小纹波)



双向有源桥电路

变压器不需要激磁电感(无气隙)
变压器漏感可作为软开关谐振电感 L (较小)



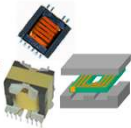
- 阻抗匹配/补偿网络(线圈参数LC参与谐振)
- 电磁辐射与电磁兼容(电磁安全, CE、RE)
- 磁耦合(互感, 耦合系数, 抗偏移、提高)
- 损耗和发热(Q、效率)

电力电子 + 高频电磁 + 电网 + 控制

功率变换器中的功率磁性元件

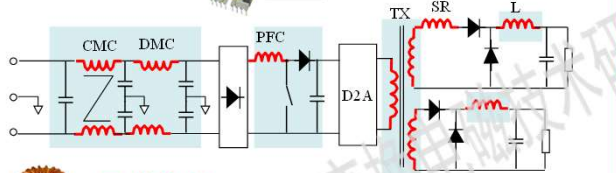
□ 变压器

正激变压器
反激“变压器”
中间抽头变压器
推挽变压器



□ 电感器

直流电感器
谐振电感器
PFC电感器
逆变电感器



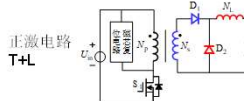
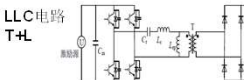
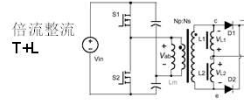
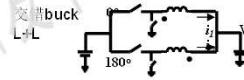
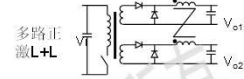
□ 滤波器

差模电感
共模电感

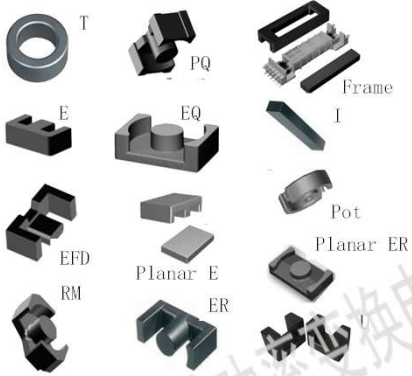


□ 集成磁件

电感+电感
变压器+电感
变压器+变压器
变压器+滤波器
电感+滤波器
差共模集成电感



磁芯的形状、材料及其基本特性



□ 磁合金粉材

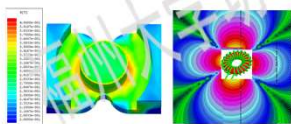
Fe (铁粉芯)
MPP (铁镍铝合金)
High Flux (高磁通铁镍)
Kool Mu (铁硅铝合金)
Fe-Si (铁硅合金)

□ 铁氧体块材

Mn-Zn
Ni-Zn

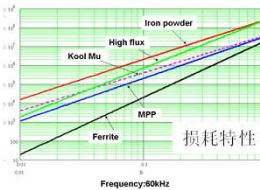
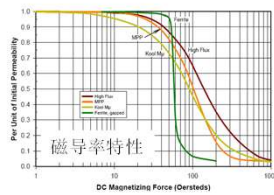
□ 磁合金带材

Silicon steel (硅钢片)
Permalloy (坡莫合金)
Amorphous (非晶)



磁通分布

磁场泄露



磁性元件中的绕组导体



传统磁元件设计AP法的局限

面积乘法选择磁芯:

$$AP = A_e A_w$$

基于电传输容量

磁芯尺寸



变压器

$$\begin{aligned}
 AP &= A_e \cdot A_w \\
 &= \frac{V \Delta t}{2 B_{ac} N} \cdot \frac{N_p I_{prms} + N_s I_{srms}}{JK_u} \\
 &= \frac{V_{pk} D}{2 B_{ac} f N_p} \cdot \frac{N_p I_{prms}}{JK_u} + \frac{V_{spk} (1-D)}{2 B_{ac} f N_s} \cdot \frac{N_s I_{srms}}{JK_u} \\
 &= \frac{V_{pk} D I_{prms} + V_{spk} (1-D) I_{srms}}{2 f B_{ac} J K_u}
 \end{aligned}$$

电感器

$$\begin{aligned}
 AP &= A_e \cdot A_w \\
 &= \frac{L \left(I_{dc} + \frac{\Delta I}{2} \right)}{NB_{max}} \cdot \frac{NI_{rms}}{JK_u} \\
 &= \frac{\sqrt{2} L I_{rms}^2 \left(1 + \frac{K_{rp}}{2} \right)}{B_{max} J K_u}
 \end{aligned}$$

简单磁路公式计算匝数和气隙:

$$\begin{aligned}
 \text{伏秒积 } V T &= N \cdot A \cdot \Delta B_m \\
 L_m &= \frac{\mu_0 \cdot N \cdot A}{l_g}
 \end{aligned}$$

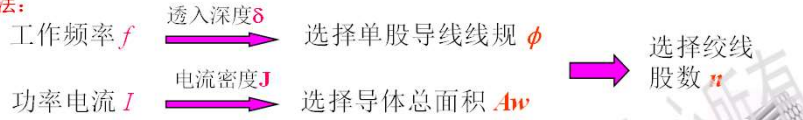
$$\begin{aligned}
 L \cdot I_m &= N \cdot A_v \cdot B_{max} \\
 L &= \frac{\mu_0 \cdot N \cdot A}{l_g}
 \end{aligned}$$

主要局限:

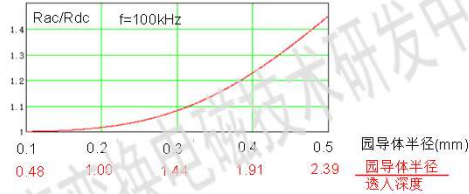
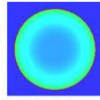
- ❑ B 和 J 是关键, 但难以预先给定, 更多是凭经验和手册
- ❑ 只是选择磁芯的方法, 不是设计磁芯。
- ❑ 只是基于电参数的可行计算, 不是基于损耗的设计
- ❑ 只是基于经验的设计, 不是基于优化的设计

传统线规选择的局限

选线方法:



自由空间
圆导体

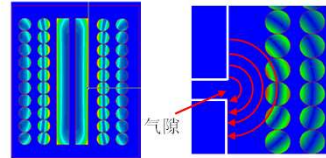


导致误区:

- 1、对铜箔导体, 在一定空间下, 选择尽可能厚的铜箔;
- 2、对多股绞线, 在一定股径下, 选择尽可能多的股数。

主要局限:

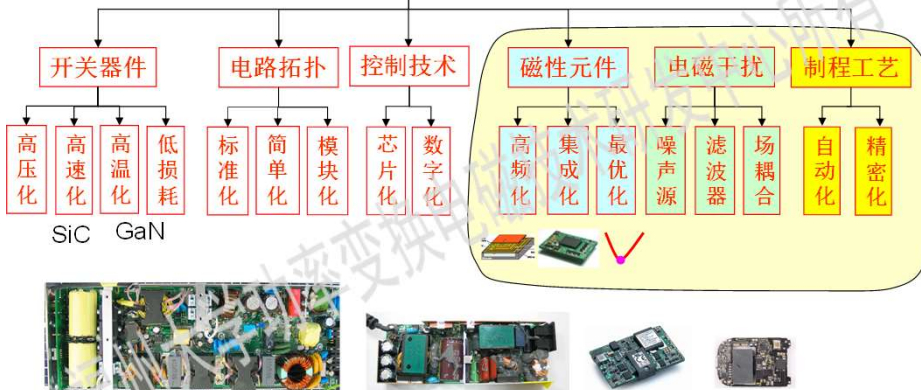
- 没有考虑高频电流分布邻近效应的影响
- 没有考虑气隙扩散磁通的影响
- 只考虑了直流电阻小, 而没有考虑交流电阻特性



功率变换器的发展与应对

高效率, 高密度, 高可靠

与磁元件
都有关系

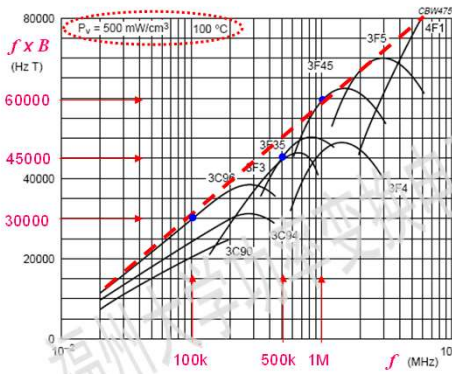


- 磁性元件起着储能、隔离、变压的功能, 对开关功率变换器必不可少。
- 对变换器体积、重量、损耗、温升、电磁兼容、噪声等均有关键影响。

磁性材料的考虑-变压器

传递磁通能量: $U = K \cdot (A_e \cdot N_w) \cdot (f \cdot B)$

性能因子($f \times B$): 在一定功耗下传输磁能的能力



从磁密限制上看:
如 f 增大一倍, B 不变, 则 A 可小一半

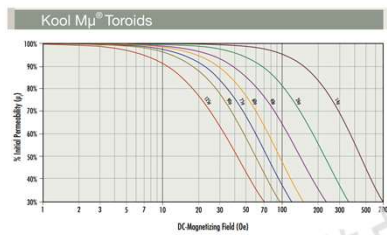
从损耗限制上看:
如 f 增大一倍, 则 $(f \cdot B)$ 没能增大一倍

在低频下: 饱和是主要限制因素
在高频下: 损耗是主要限制因素

□ 磁性材料滞后高频化发展 (性能因子提高缓慢, 受磁芯损耗限制)

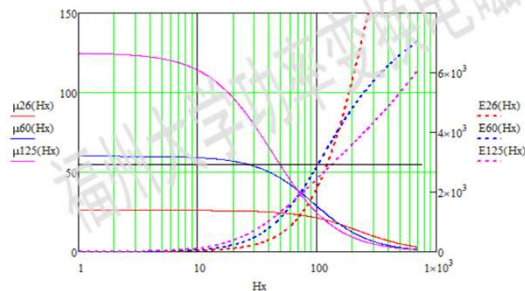
磁性材料的考虑-电感器

储存磁场能量:



$$E = \frac{1}{2} L \cdot I^2 = \frac{1}{2} (A_e \cdot l_e) \cdot \mu \cdot H^2$$

$$\mu = L \cdot \frac{l_e}{A_e} \cdot \frac{1}{N^2}$$

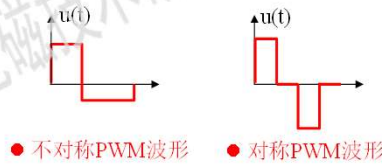
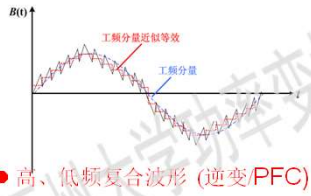
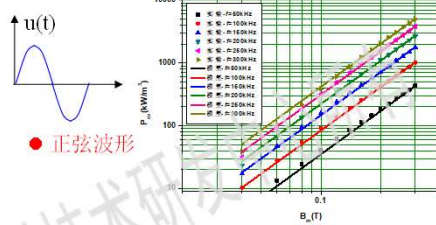


□ 磁粉芯的工作点往往并不在线性区;

磁芯损耗特性

磁芯损耗与如下因素有关:

- ❑ 材料材质;
- ❑ 工作频率 f ;
- ❑ 交流磁密 B_{ac} ;
- ❑ 工作温度 T ;
- ❑ 直流偏磁 B_{dc} ;
- ❑ 不同占空比励磁波形 D ;
- ❑ 高、低频复合励磁 (挑战所在)

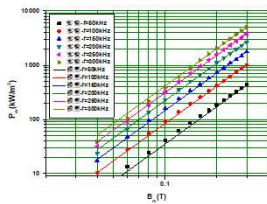


■ 测量和手册提供的一般只是正弦激励下的损耗特性

磁芯损耗模型

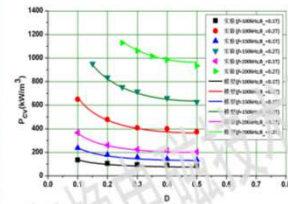
❑ 无直流偏磁工况磁芯损耗

$$P_{cv_ac} = (k_1 \cdot f + k_2 \cdot f^\alpha) \cdot B_m^\beta$$



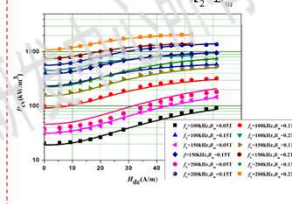
❑ 不同占空比 D 下磁芯损耗

$$P_{cv_sb} = k \cdot \left(\frac{1}{D}\right)^2 + \left(\frac{1}{1-D}\right)^2 \cdot (k_1 \cdot f + k_2 \cdot f^\alpha) \cdot B_m^\beta$$

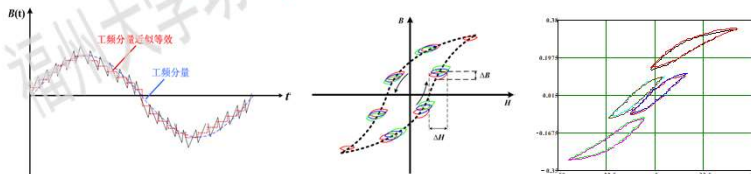


❑ 有直流偏磁下磁芯损耗

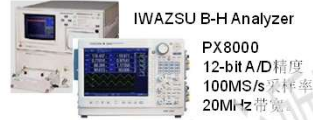
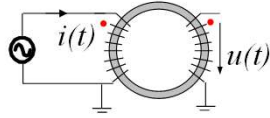
$$P_{cv_dc} = P_{cv_ac} \cdot \frac{1 + k_3 \cdot B_{dc}^{-\delta_1} \cdot \left(\frac{H_{dc}}{k_2 \cdot B_{dc}^{-\delta_2}}\right)^\beta}{1 + \left(\frac{H_{dc}}{k_2 \cdot B_{dc}^{-\delta_2}}\right)^\beta}$$



❑ 高、低频复合波形 (逆变/PFC)



交流功率法



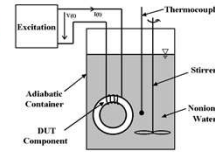
$$P_c = \frac{1}{T_s} \int_{T_s} i(t) \cdot u(t) \cdot dt \quad \text{在正弦下} \quad P_c = U \cdot I \cdot \cos \theta$$

$$\frac{\Delta P}{P} = \left| \frac{\Delta U}{U} \right| + \left| \frac{\Delta I}{I} \right| + |g(\theta) \cdot f| \cdot |\Delta t|$$

直流功率法



量热计法



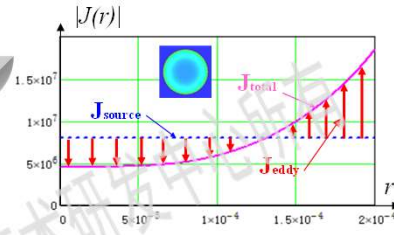
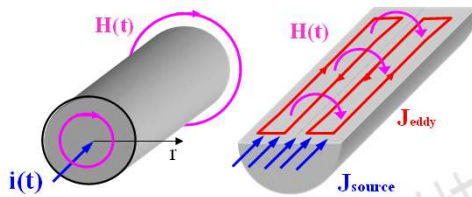
	Material 材质	B(T)	f(kHz)	μ_r	Pow (kW/m ³)	$\theta(^{\circ})$
Powder 磁粉芯	Magnetics HF60	0.1	50	60	400	88.9
	Magnetics XFlux60	0.1	50	60	600	88.4
	Magnetics KM60	0.1	50	60	360	89.0
	Magnetics MPP60	0.1	50	60	150	89.6
Ferrite 铁氧体	Ferroxcube 3C96	0.2	100	5500	300	80.6
	Ferroxcube 3C96	0.1	100	5500	40	85.0

IEC/TC51正在制定金属磁粉芯电磁参数测试方法的标准(IEC 63300)

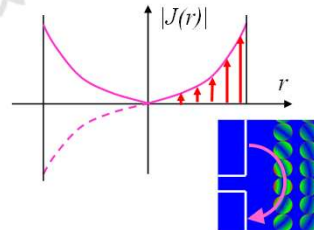
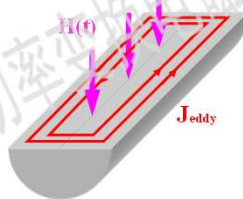
- 对铁氧体: 高频率 f (>几MHz)
- 对磁粉芯: 高阻抗角 θ (>89.5)

导致磁元件损耗测量误差很大, 需要探讨新方法。

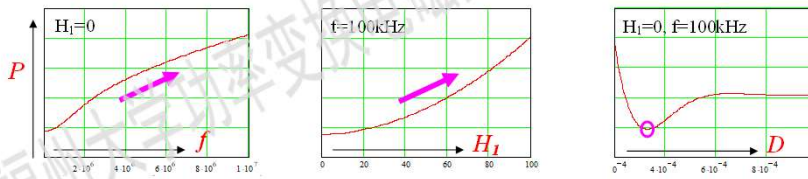
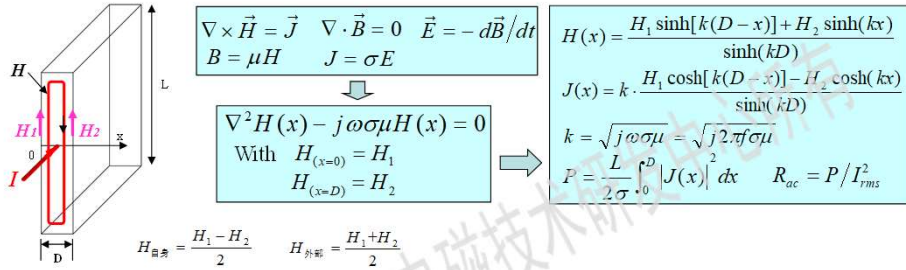
自身电流磁场效应



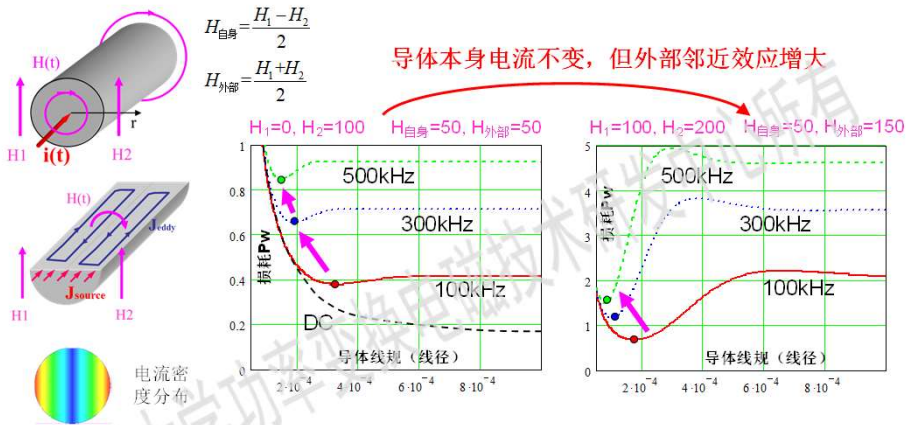
外部电流磁场效应



由于涡流效应, 导致电流密度分布不均匀, 从而引起损耗的增加

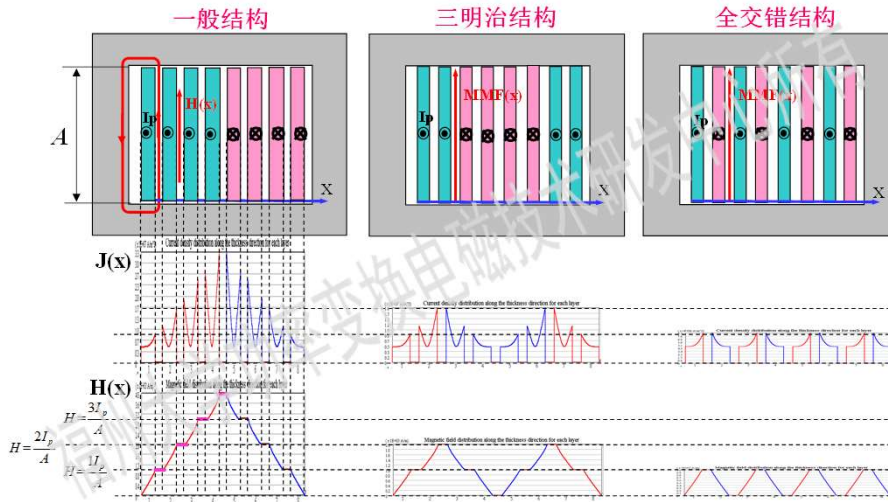


- ❖ 绕组交流电阻随频率的提高而增大；
- ❖ 绕组交流电阻随所处磁场强度的增大而增大；
- ❖ 绕组交流电阻随铜箔宽度/导线线径变化存在一个最小损耗点。



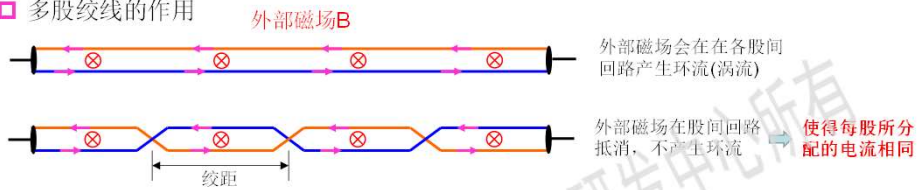
- ❑ 频率越高，绕组损耗增大；磁场强度增大，绕组损耗增大；
- ❑ 存在绕组损耗最小的最优导体线径；
- ❑ 频率提高，最优导体线径减小，但损耗却增加，损耗密度（温升）更加增大；
- ❑ 随着频率增大和邻近效应增强，线径大小对损耗的敏感度显著增大；

绕组结构对高频损耗的影响



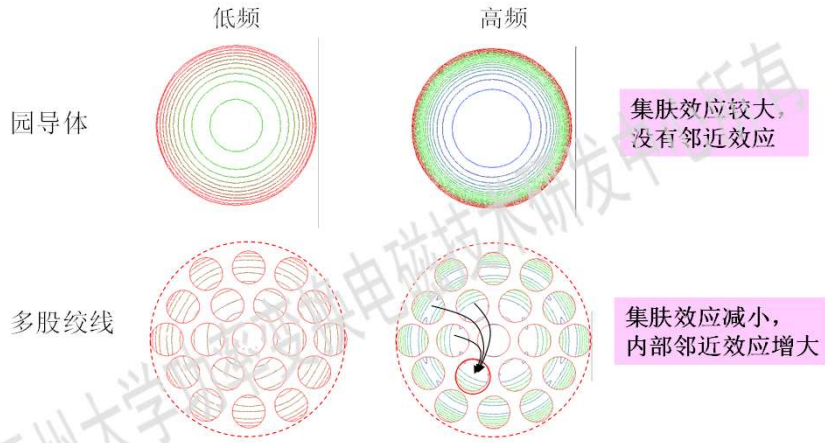
多股绞线的作用与参数

多股绞线的作用



绞制方式

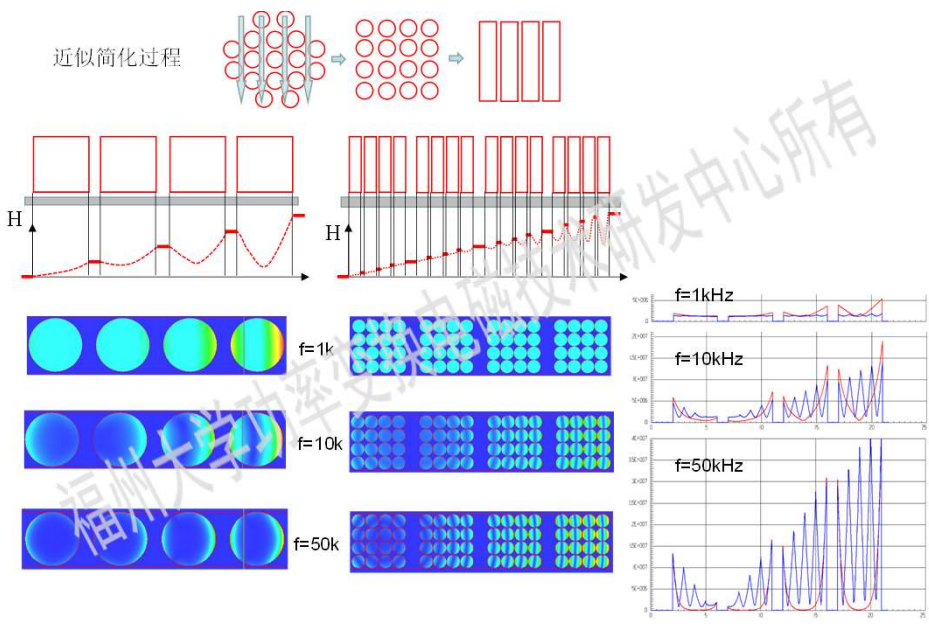


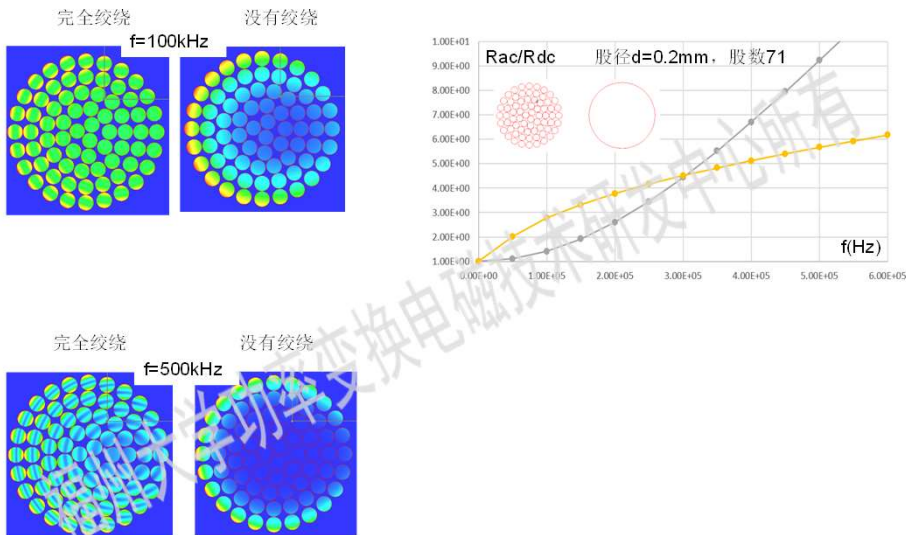
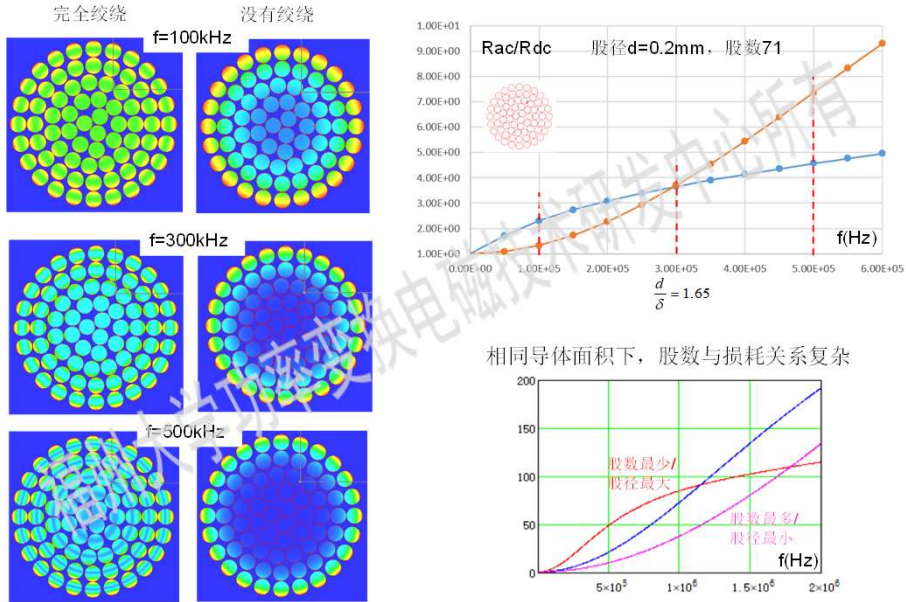


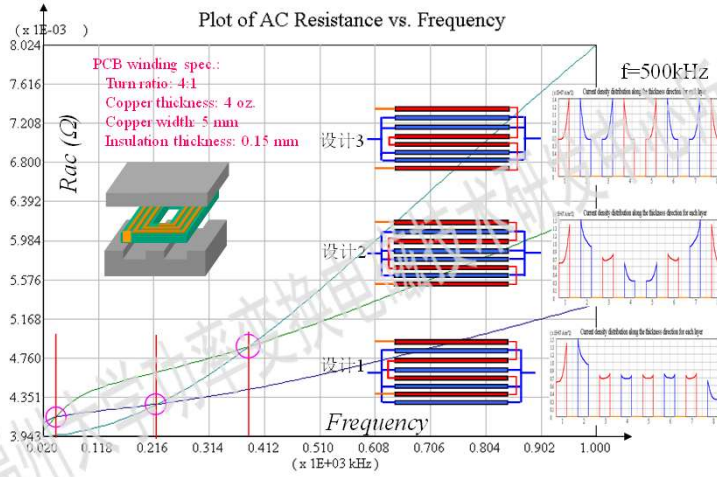
集肤效应较大，没有邻近效应

集肤效应减小，内部邻近效应增大

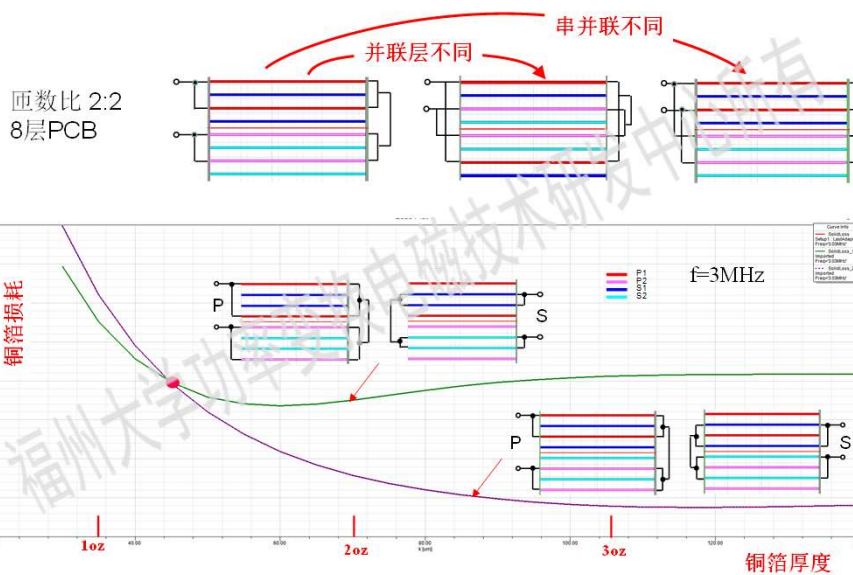
- 每股线很细，自身电流的涡流效应降低，但外部磁场的邻近效应显著增大；
- 频率提高，Litz线广泛应用，但绞线参数多，选择更加重要；
- Litz线线圈往往模型很大，仿真计算量太大，3D模型仿真更不现实。



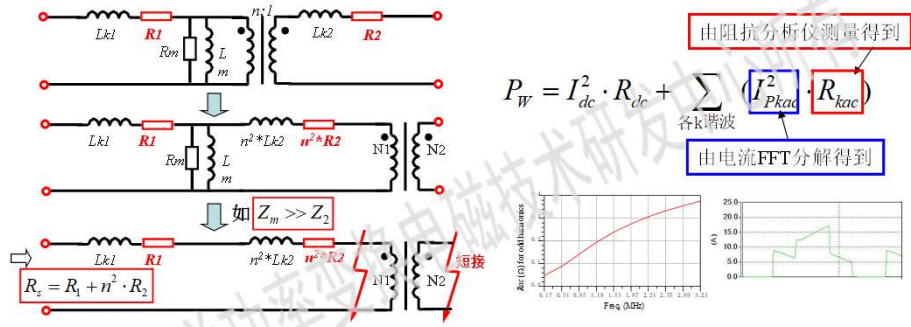




□ 多层PCB绕组设计十分灵活，这是优势，但排布及连接方案（串、并组合）众多，设计难度增大，且需要综合考虑损耗、漏感以及分布电容。

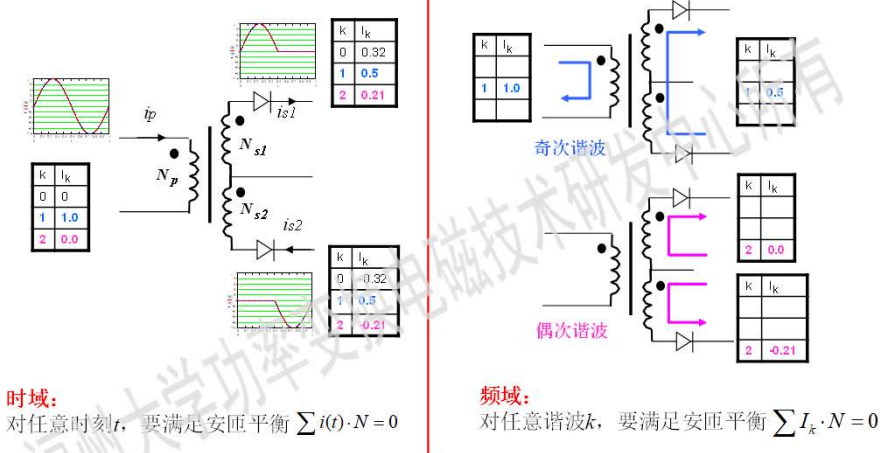


变压器绕组交流电阻的测量原理



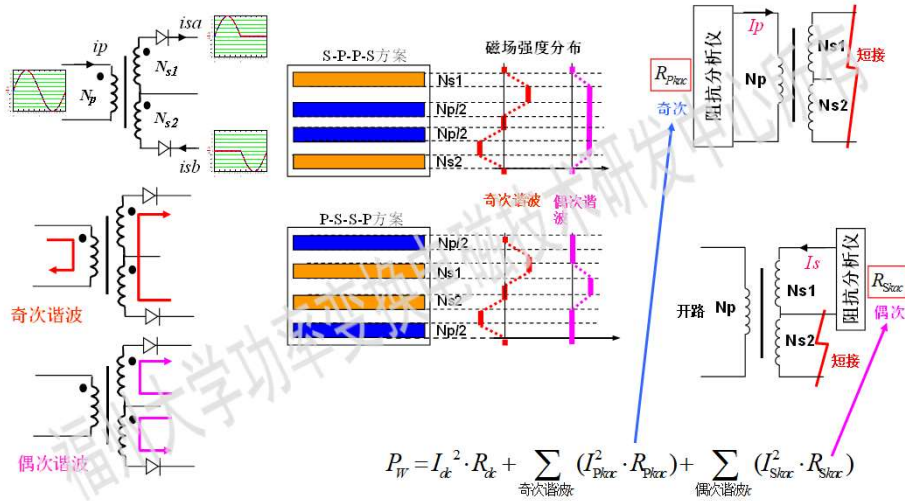
- 由于线圈交流损耗是线性的，因此可以通过阻抗分析仪测量
- 由于线圈副边短路，磁芯没有磁通和损耗，因此只有绕组损耗
- 对于变压器，原边绕组和副边绕组的损耗是难以分离的

LLC变压器电流谐波安匝平衡分析

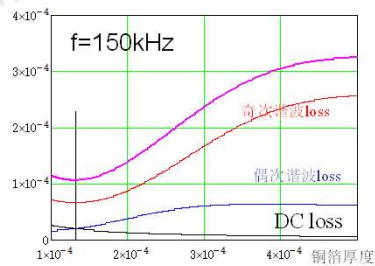
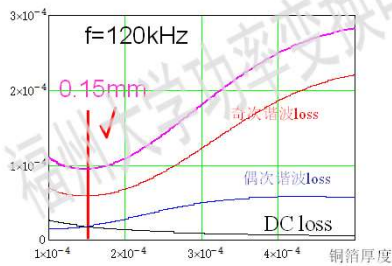
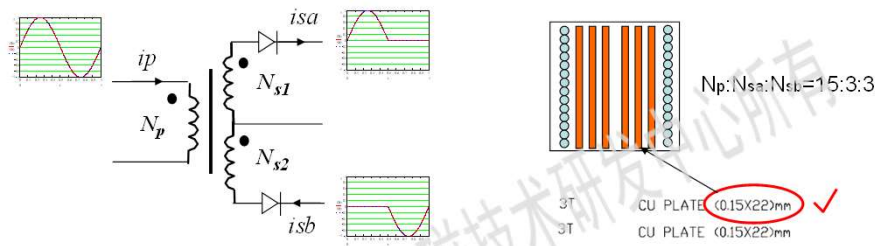


奇次电流(磁场)在原边(N_p)与两个副边($N_{s1}+N_{s2}$)间平衡；
偶次电流(磁场)只在副边两绕组间平衡 (N_{s1} and N_{s2})。

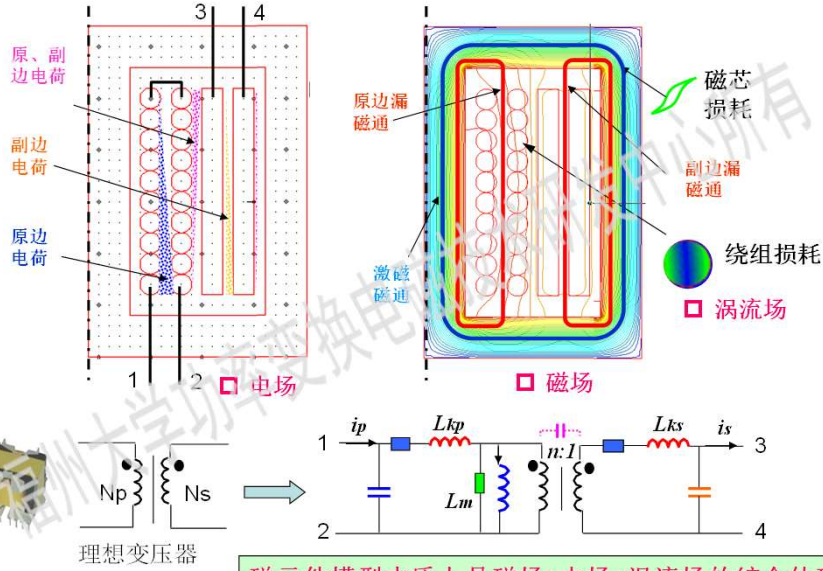
LLC变压器绕组损耗测量



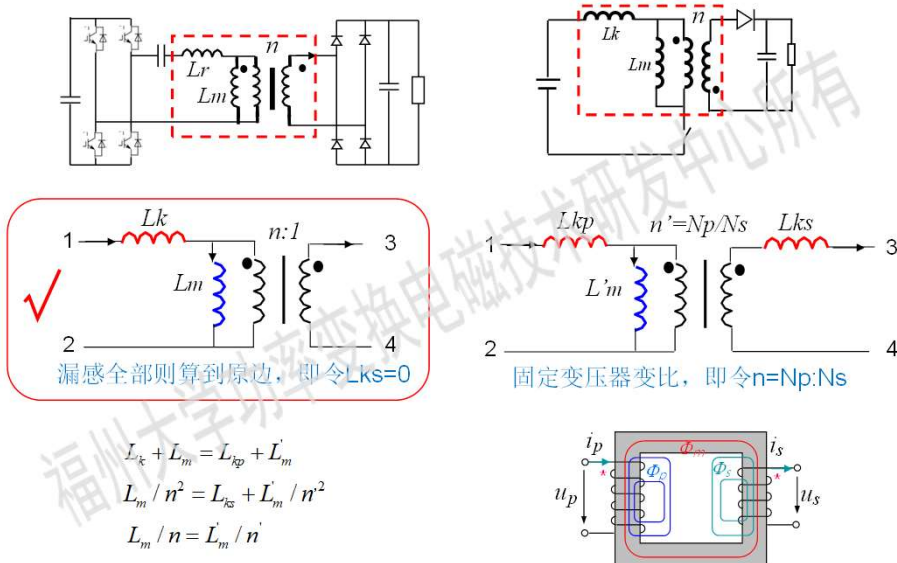
LLC变压器副边铜箔厚度优化

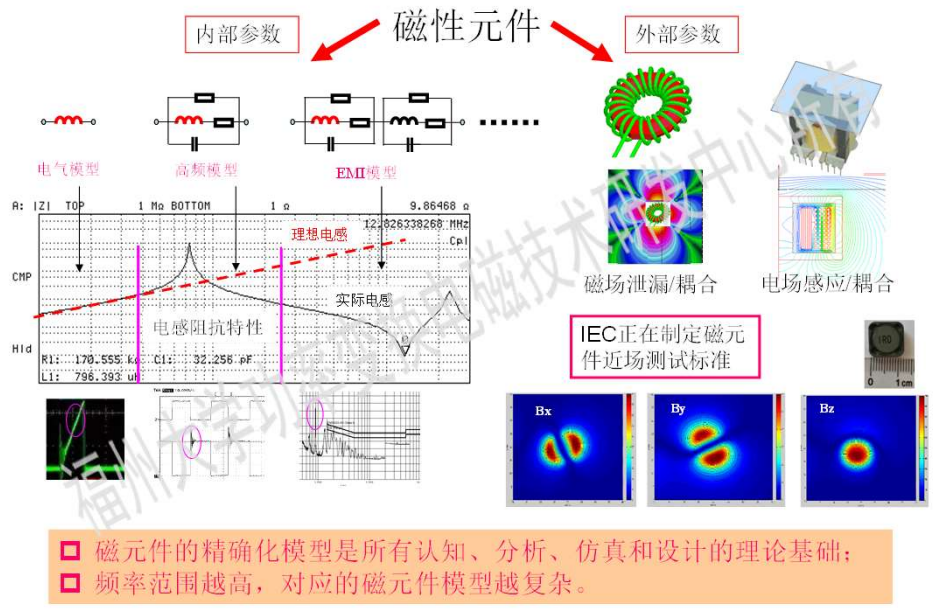


高频磁性元件电磁场与电路模型



高频变压器等效电路模型





□ 滤波器体积占比大



□ EMI噪声越加重

- 开关频率提高 → 噪音源基波和谐波频率提高
- 开关速度加快 → 噪音源高频谐波分量增多
- 功率密度提高 → 元器件之间近场耦合作用加强

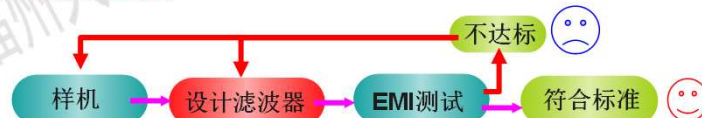
追求目标

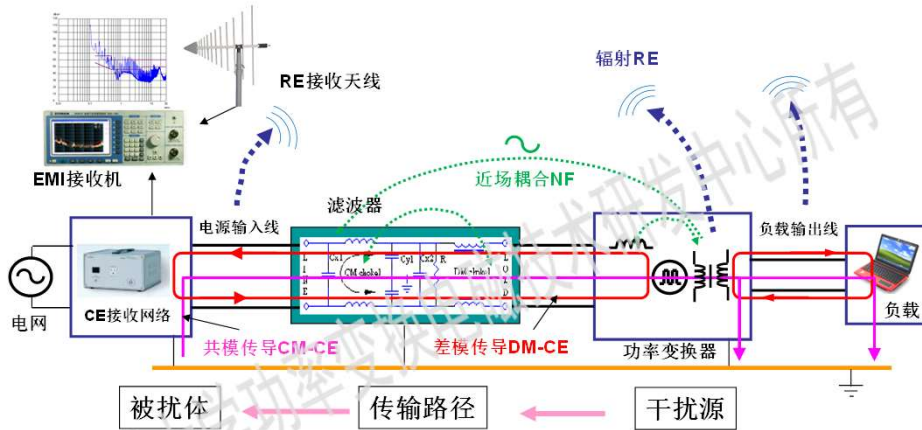
哲学 → 科学
艺术 → 技术
碰运气 → 讲套路
靠试错 → 有理论

□ EMI要求更加严苛

- 标准更加严格 → 如医疗、汽车、触屏等
- 消除漏电/麻电 → 减小/去除 Cy电容
- 保障设备安全 → du/dt, 电机轴电流(共模), 发热(差模)

□ 影响开发成本和时间





- ❑ 辐射噪声RE的主要来源与导线上的传导噪声CE有很大关系
- ❑ 磁性元件是主要噪声源(含噪声激励源与噪声阻抗)，因为磁件总与开关相连
- ❑ 充分利用磁性元件的噪声阻抗特性与设计，可以降低噪声源或降低噪声
- ❑ 近场电磁耦合是EMI问题复杂的主要原因，也是抑制噪声的很有效手段

功率变换器:

- ❑ 选择合适电路拓扑
 - ★ 减少电位跳变点：如改进无桥PFC
 - ★ 减小I/O电流纹波：如多路交错，磁集成
- ❑ 减缓开关波形速率
 - ★ 减缓驱动速度：如加大驱动电阻
 - ★ 减小开关冲击：局部谐振软开关
 - ★ 减小振荡毛刺：如管脚套磁珠，并电容
- ❑ 降低开关电压峰值
 - ★ 增加RCD/RC吸收电路
- ❑ PCB布板
 - ★ 减小高频回路长度/面积
 - ★ 避免布线干扰耦合
- ❑ 电磁屏蔽
 - ★ 机壳电磁屏蔽
 - ★ 元件电磁屏蔽

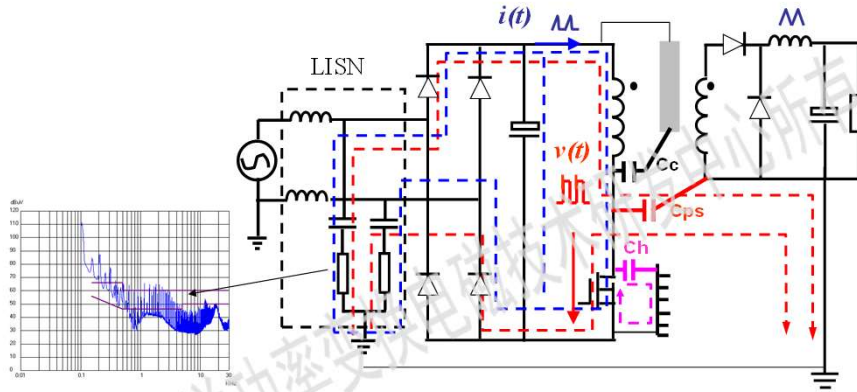
滤波器:

- ❑ 拓扑结构
 - ★ 增加滤波器级数
- ❑ 元件参数
 - ★ 增加电容、电感量

磁性元件:

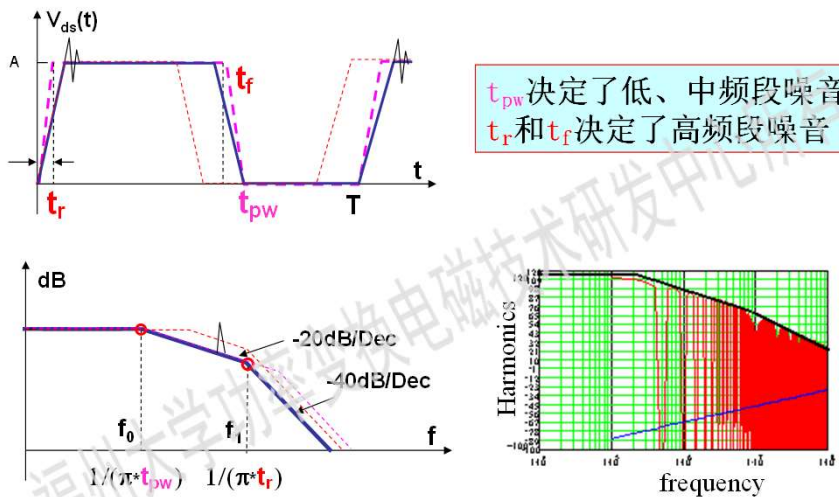
- ❑ 电感器
- ❑ 变压器
- ❑ 滤波器电感

电磁干扰的产生与传输机理



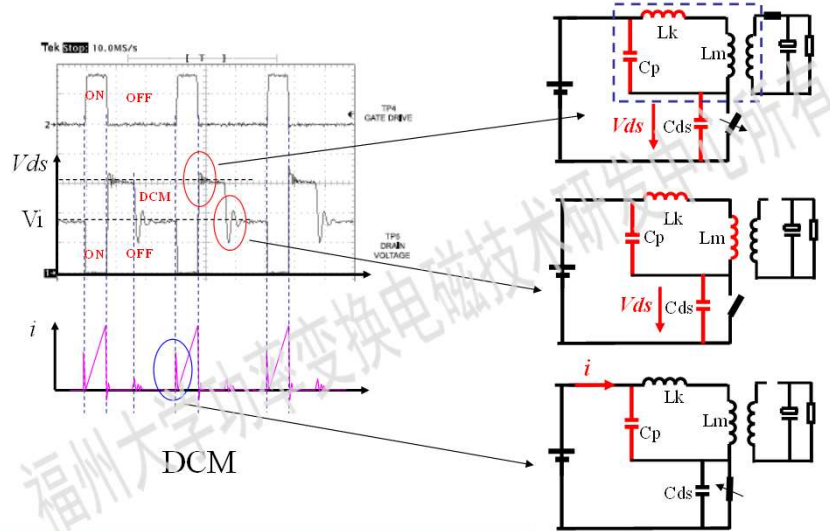
- ❑ 电力电子电路中，所有磁性元件均与开关器件(开关、二极管)相连
- ❑ 开关的动作引起两端电位的跳变，通过对地电容(主要是变压器)造成共模噪声，通过电感阻抗造成差模噪声
- ❑ 电感器内部杂散特性对差模噪声有重要影响
- ❑ 变压器内部杂散特性对共模噪声有重要影响

电磁干扰噪声源及其特性



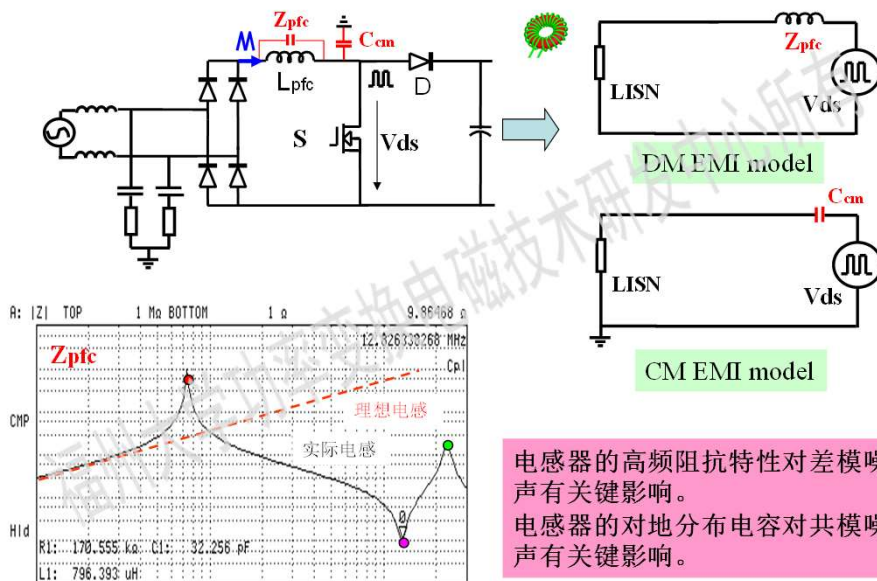
开关频率越高、开关速度越快，高频段的噪声源越大

磁元件分布参数对波形的影响



磁性元件的分布参数对EMI特性有重要影响

PFC电感分布参数对差模噪音的影响



电感器的高频阻抗特性对差模噪声有关键影响。
电感器的对地分布电容对共模噪声有关键影响。

绕组并联等效电容EPC产生机理

C_0 : 绕组层间的结构电容 $C_0 = \frac{Q}{V}$
 C_p : 绕组层间的等效电容 $E = \frac{1}{2} C_p V^2$
 $\Delta V(x) = V_p \frac{x}{A}$
 $E = \int_0^A dE = \int_0^A \frac{1}{2} \cdot (dC) \cdot \Delta V(x)^2$
 $= \int_0^A \frac{1}{2} \left(\frac{C_0}{A} \right) dx \Delta V(x)^2 = \frac{1}{2} \left(\frac{C_0}{3} \right) V_p^2$
 $C_p = \frac{C_0}{3}$
 $\Delta V(x) = V_p/2$
 $C_p = \frac{C_0}{4}$

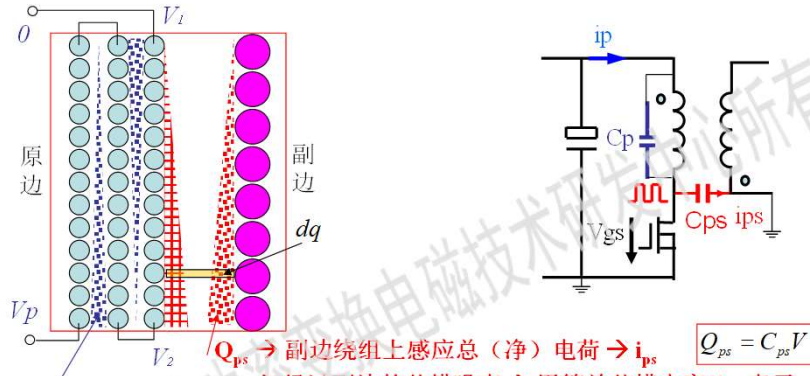
影响分布电容的因素：
 ❖ 绕组层间距离
 ❖ 层间绝缘介电常数
 ❖ 绕线绕线(布置)方式

绕组并联等效电容EPC的测量

$f_r = \frac{1}{2\pi \sqrt{L \cdot C_p}}$
 $C_p = \frac{1}{(2\pi \cdot f_r)^2 \cdot L}$

L 可以通过较低频率下的测量获得，而 C_p 通过谐振频率获得

变压器通道共模电流的形成机理



Q_{ps} → 副边绕组上感应总（净）电荷 → i_{ps} $Q_{ps} = C_{ps} V$
 → 经过副边的共模噪声 → 用等效共模电容 C_{ps} 表示

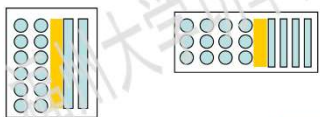
Q_p → 原边绕组储存的电场能量 → C_p $E = \frac{1}{2} C_p V^2$

$$Q_s = \int_0^A dq = \int_0^A \Delta V(x) dC = \int_0^A \left(\frac{V_2 - V_1}{A} x + V_1 \right) \cdot \left(\frac{C_0}{A} dx \right) = \left(\frac{C_0}{2} \right) \cdot (V_1 + V_2)$$
 $C_{ps} = \frac{Q_s}{V_p} = \frac{C_0}{2} \cdot \frac{V_1 + V_2}{V_p}$

变压器副边绕组导体上感应出的总电荷形成共模噪声电流

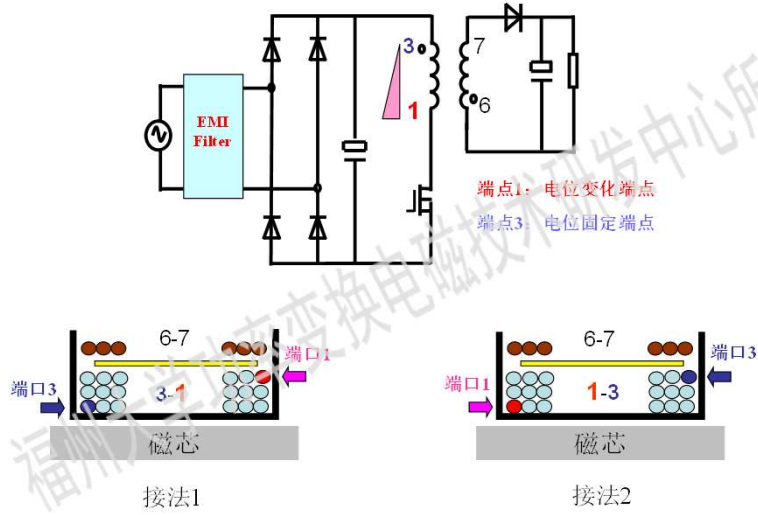
降低共模耦合电容的考虑

- 增加原副边绕组间的距离 → 漏感增大, 体积增大
- 减少原副边绕组间的面积 → 绕组层增多, 损耗增大
- 采用低介电系数绝缘胶带 → 增加成本
- 采用更完全的屏蔽 → 增加空间, 成本和损耗
- 改变绕组电位分布 → 简单的方法

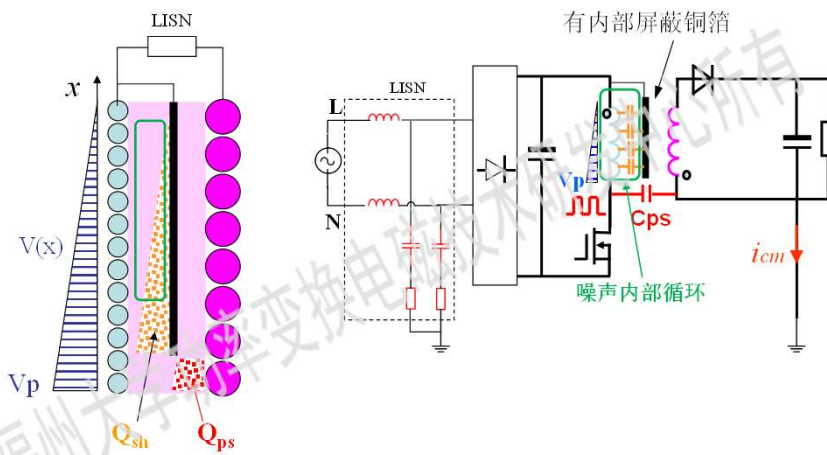


目的：减小副边绕组感应电荷量 Q_s

改变绕组电位分布降低共模电流



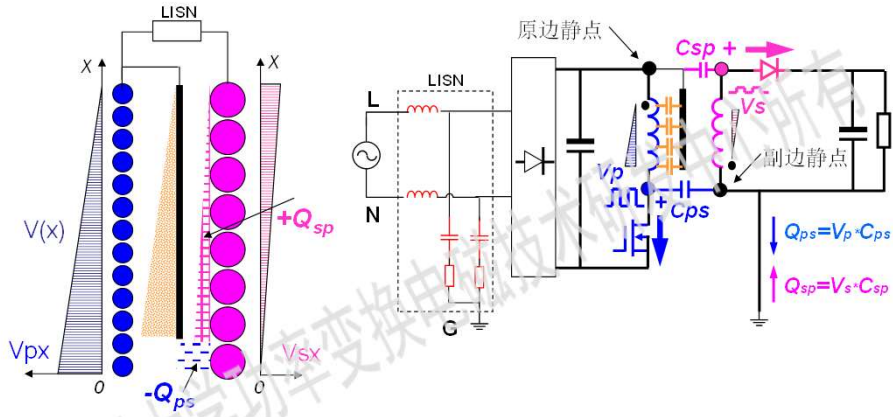
有屏蔽铜箔变压器共模噪声



由于屏蔽层屏蔽作用，变压器副边感应的共模电荷大大减少



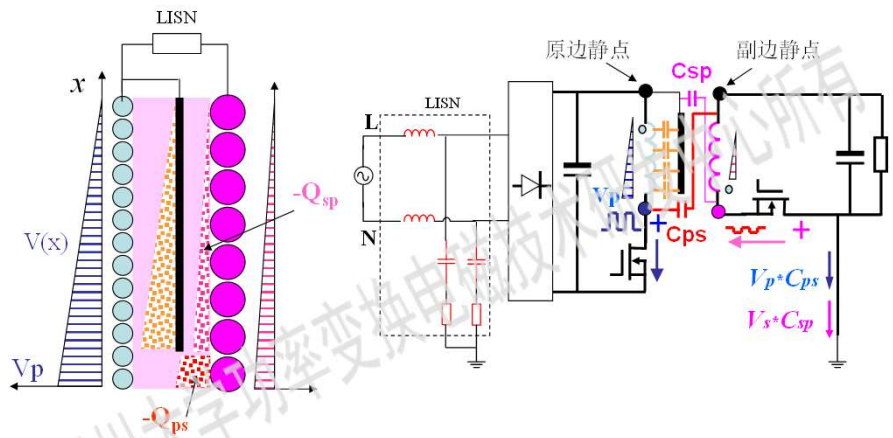
考虑副边电位影响的变压器共模噪声



- 如果 V_p 与 V_s 大小成比例且相位相反，产生的位移电流（噪声）如满足 $V_p * C_{ps} = V_s * C_{sp}$ ，即 $Q_{ps} = Q_{sp}$ ，则变压器副边绕组的净电荷将抵消为零，即变压器通道的噪声为零。
- 可以有各种方法，通过变压器的绕组设计，使之满足 $C_{ps}/C_{sp} = V_s/V_p$ 。

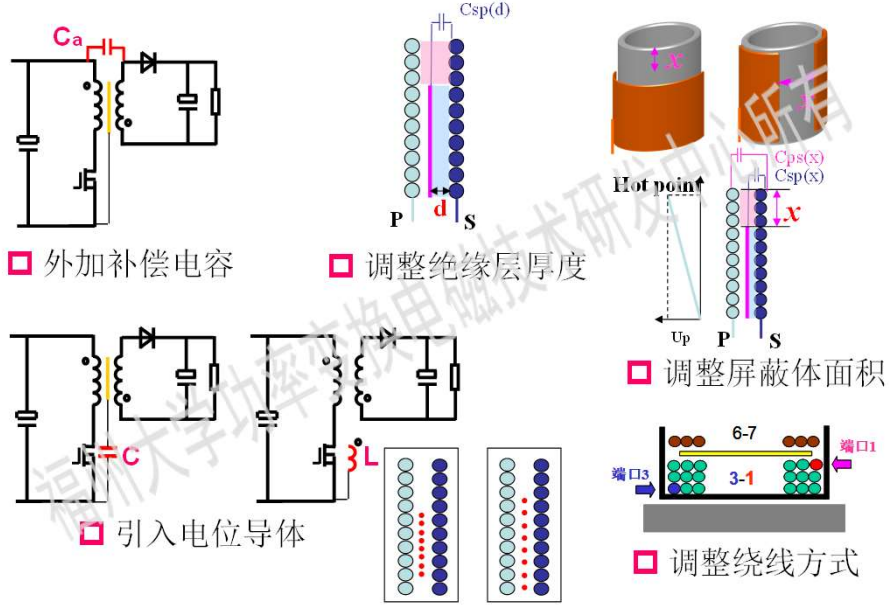


反激电路(同步整流)变压器共模噪声分析

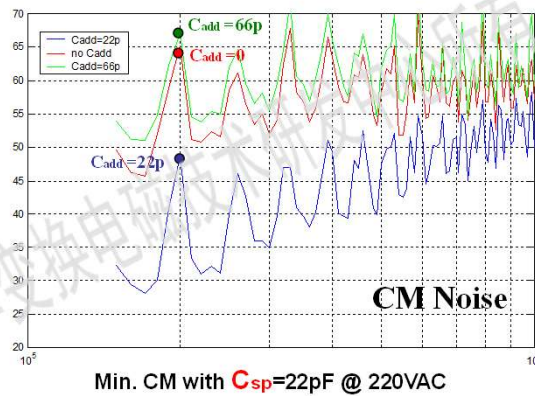
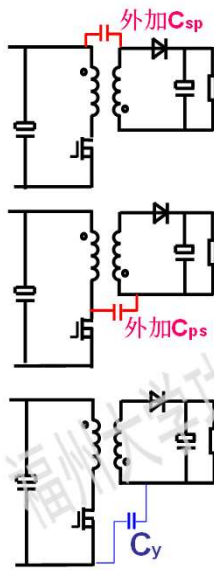


- $V_p * C_{ps}$ 和 $V_s * C_{sp}$ 总是同方向加强的，噪声增强。

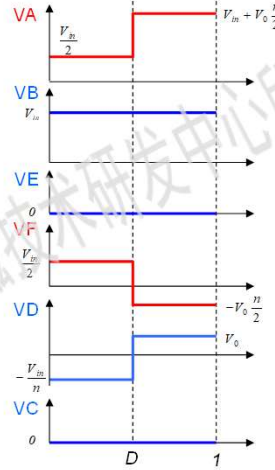
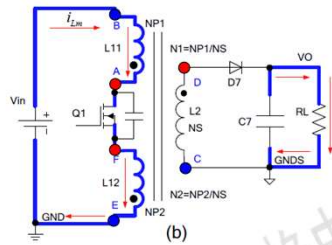
调整变压器共模有效电容的各种方法



外加适当电容抵消共模噪声



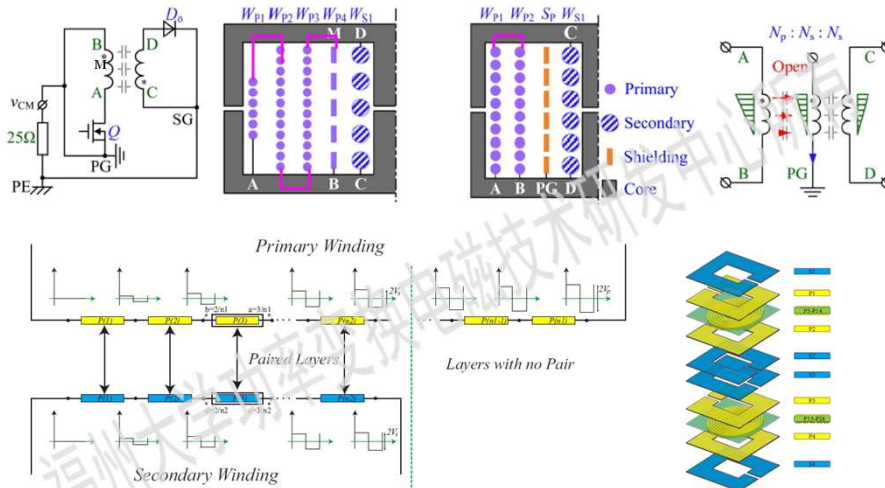
调整开关位置构造噪声抵消机理



A Novel Balanced Winding Topology to Mitigate EMI without the Need for a Y-capacitor

Yongqiang Bai¹, Xu Yang¹, Xinlei Li², Dan Zhang², Wenjie Chen¹
 Email: baiyq@mail.xfu.edu.cn, yangxu@mail.xfu.edu.cn, cxlj@mail.xfu.edu.cn
¹Institute of Electrical Engineering, Xi'an Jiao Tong University, Xi'an, China
²Silergy Corp. A206, Ascend Innovation Hub, XHTZ, Xi'an, China

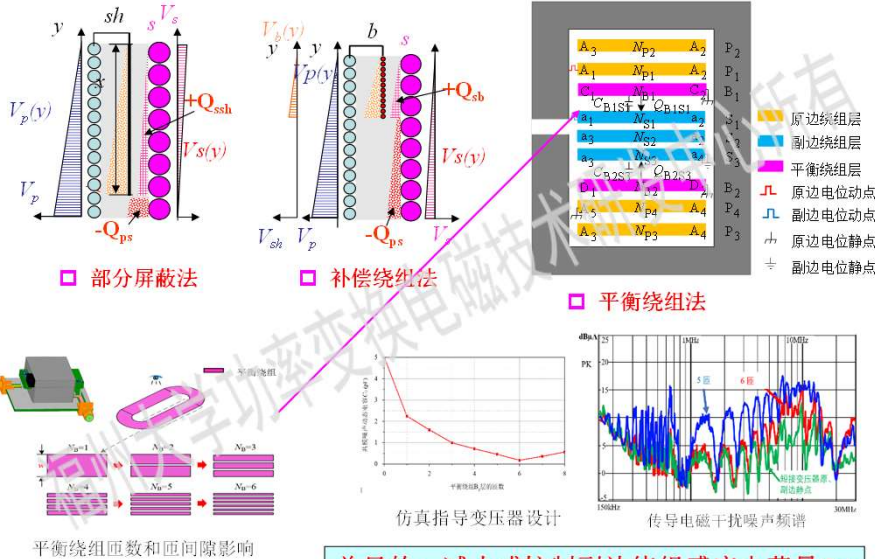
通过配对平衡绕组构造噪声抵消机理



Planar Transformers with Near Zero Common Mode Noise for Flyback and Forward Converters
 Muhammad Ali Saker, Student Member, IEEE; Mattia Ottoboni, Member, IEEE; Navid Shafiqi, Student

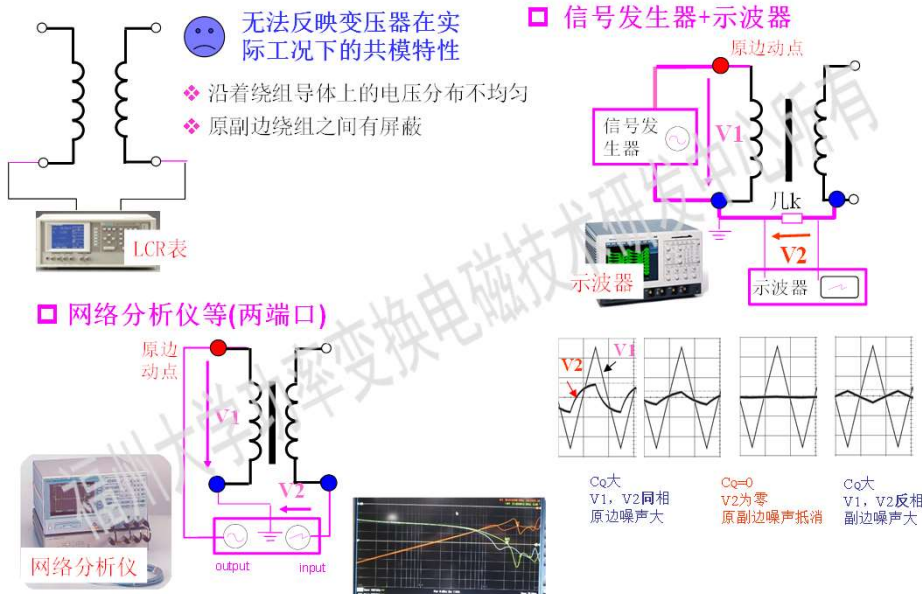
Shielding-Cancellation Technique for Suppressing Common-Mode EMI in Isolated Power Converters
 Lifeng Xie, Student Member, IEEE; Xuebin Yuan, Senior Member, IEEE; Qing Jia, Student Member, IEEE, and Zhong Yu, Member, IEEE

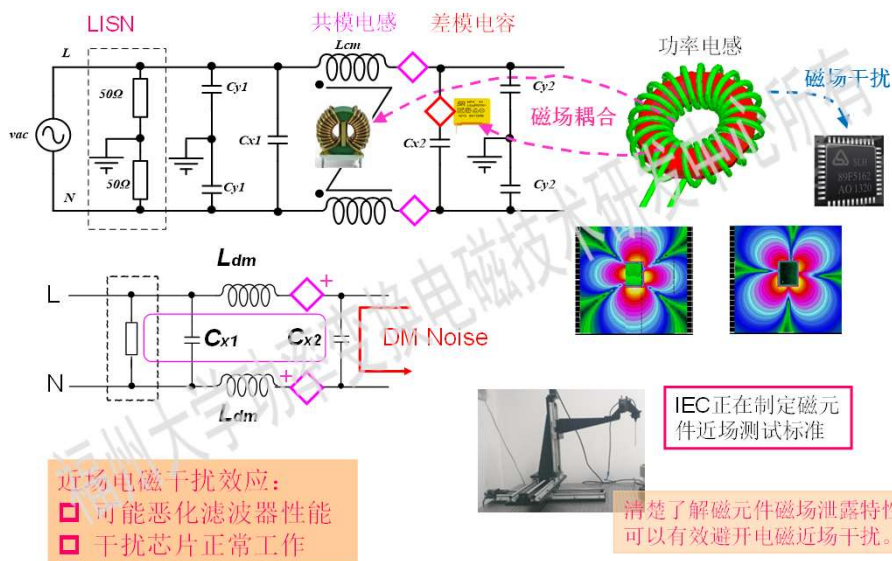
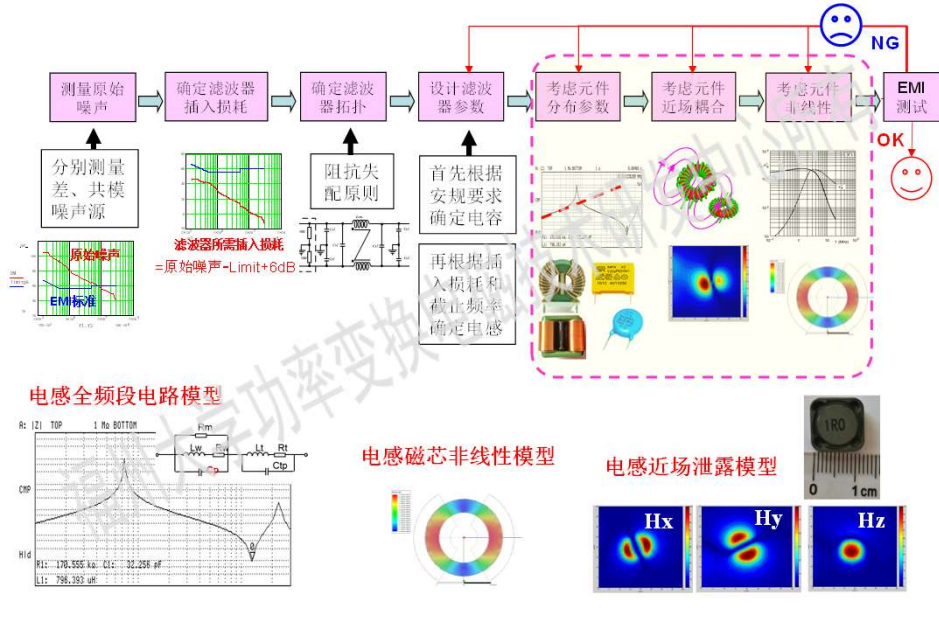
变压器共模噪声抑制方法



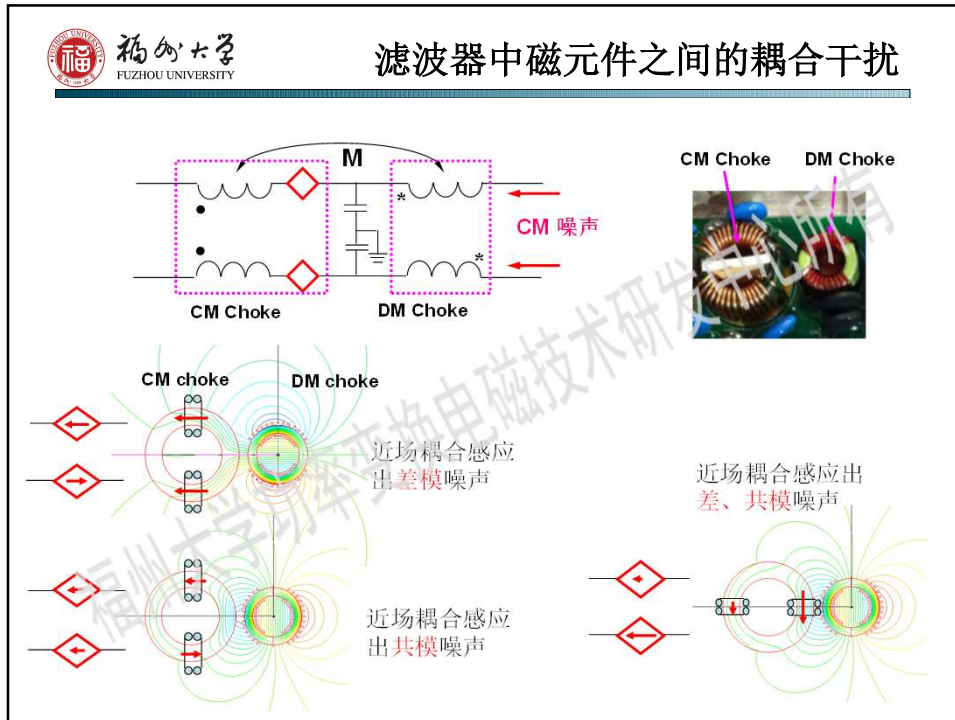
总目的：减小或控制副边绕组感应电荷量 Q_s

变压器共模噪声特性测量

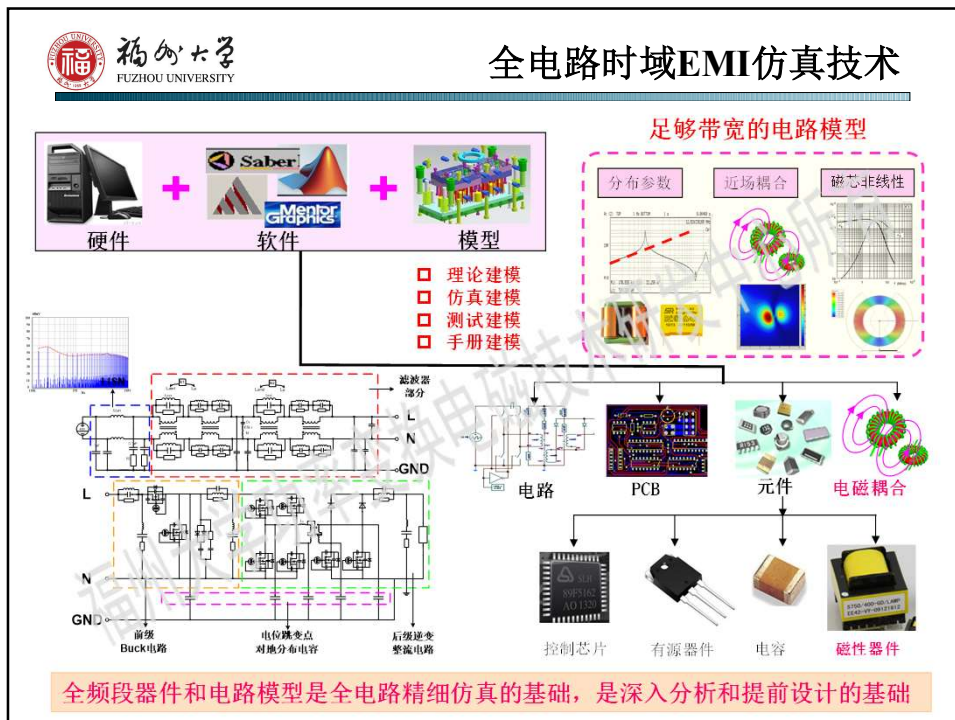




滤波器中磁元件之间的耦合干扰



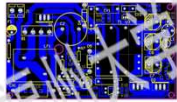
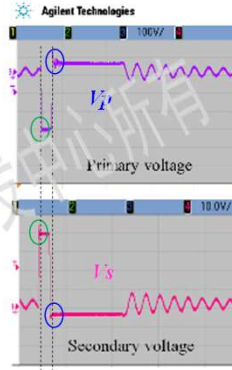
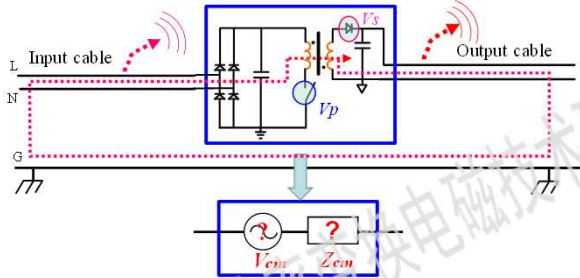
全电路时域EMI仿真技术



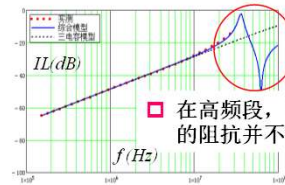
全频段器件和电路模型是全电路精细仿真的基础，是深入分析和提前设计的基础

开关电源射频共模噪声分析

- 在高频段，由于变压器分布参数和MOS/Diode开关特性， V_p 与 V_s 并不一定满足大小和相位关系。



- 在高频段，变压器内部和PCB耦合路径复杂。



- 在高频段，变压器原、副边的阻抗并不是理想容性的。

谢谢
Q & A

2021中国新能源车充电与驱动技术大会

2021年7月9-11日 | 上海

